

EMSA5-FS 产品手册

简要描述

32 位，5 流水线级，单发射，为功能安全设计的嵌入式处理器核。

概述

EMSA5-FS 是一个为功能安全而设计的处理器核。容错处理器使用 EMSA5 的双实例或三实例，EMSA5 是一种实现 RISC-V 指令集体系结构（ISA）的高效 32 位嵌入式处理器 IP 核。

哈佛体系结构 EMSA5 处理器按顺序实现单发射，顺序执行的 5 级流水线，支持 RISC-V 32 位 base integer 指令集（RV32I）或 32 位 base embedded 指令集（RV32E）。EMSA5 可以支持机器和用户特权模式，也可以选择标准乘法（M）、压缩（C）、控制和状态寄存器（Zicsr）和指令围栏（Zifencei）RISC-V 扩展。处理器核通过两个 32 位 AHB lite 总线（一个用于数据，一个用于指令）及其中断线与系统通信。

为满足最严格的功能安全要求而设计，EMSA5-FS 实现了一个内存保护单元，采用模块冗余，使用纠错码（ECC），并提供了样本重置和安全管理器模块。特权操作模式提供了一种机制，可以将应用程序用户模式进程彼此隔离，并将其与以计算机模式运行的受信任代码隔离。高度可配置的内存保护单元支持内存分区，它通过限制对内存和内存映射模块（例如外围设备）的访问或特定类型的访问来提供保护。ECC 保护存储器和总线，模块冗余保护内部处理器模块。最后，safety manager 提供逻辑和时序监控，可以定制以满足最终应用程序的需求。

作为 CAST 处理器内核系列的一部分，EMSA5-FS 处理器内核的设计易于重用，经过严格验证，并附带 ISO 26262 ASIL-D Ready 证书。

主要特点

功能安全设计

- ISO 26262 ASIL-D Ready 设计
- 完整的认证包，包括 FMEDA 和 SAM 文件
- 故障安全功能：模块冗余、总线 ECC 保护、复位和安全管理器模块
- 内存保护单元，具有多达 16 个可配置大小的区域
- 版本：
 - EMSA5-FS-T (TMR)，
 - EMSA5-FS-D (DMR) 和
 - EMSA5-FS-L (DMR 处于锁定状态)。

高效嵌入式 RISC-V 处理器

- 单发射，顺序执行，5 级流水
- 具有独立指令和数据 32 位 AHB Lite 总线的 Harvard 架构
- RV32[I/E][M][C][Zicsr][ZIFENC]ISA
 - 32 或 16 32 位整数寄存器 (16 带可选的 E 扩展)
 - 可选压缩 (16 位编码) 指令 (C 扩展)
 - 可选乘法/除法指令 (M 扩展)
- 用户和计算机权限模式
- 16 条中断线，可使用外部中断控制器进行扩展，以及一条不可屏蔽中断 (NMI) 线

强大的调试功能

- 可配置硬件性能监视器
- 支持 RISC-V 外部调试支持版本 0.13.2，包括一个可配置的触发模块
- 可选提供高级集成 JTAG 调试控制器

易于软件开发和 SoC 集成

- 与基于 Eclipse 的开源或商业 IDE 下的行业标准调试头兼容
- 利用 RISC-V 工具链和库的广泛生态系统
- 可用于快速原型和评估的 FPGA 开发工具包

- 可选的现成平台将 EMSA5-FS 内核与总线结构和典型的微控制器外围设备（如 GPIO、UART、实时时钟、定时器、I2C 和 SPI）集成在一起
- 应要求定制集成平台，使用 EMSA5-FS 核心和 CAST 互连及外围核心

好处

- 功能安全设计
- 高效嵌入式 RISC-V 处理器
- 强大的调试功能
- 易于软件开发和 SoC 集成

应用

EMSA5-FS 内核适用于为汽车、航空、航天、医疗和其他安全关键应用的设备和系统实现微控制器。

交付件

IP 核包含 ASIC 设计可综合的 System Verilog 源代码中或 FPGA 上优化的网表。它包括成功实现所需的一切：大量的文档、testbench、一个示例 SoC 设计、示例综合和仿真脚本。

此外。SGS-TUV Saar GmbH 发布的安全手册（SAM）、故障模式、影响和诊断分析（FMEDA）文件和 ASIL-D 就绪证书，与 IP 核一起交付。

FPGA 板上的参考设计也可选购。